

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 06-202076

(43)Date of publication of application : 22.07.1994

(51)Int.Cl.

G02F 1/133

G02F 1/133

G02F 1/136

G09G 3/36

H01L 29/784

(21)Application number : 04-361009

(71)Applicant : CANON INC

(22)Date of filing : 29.12.1992

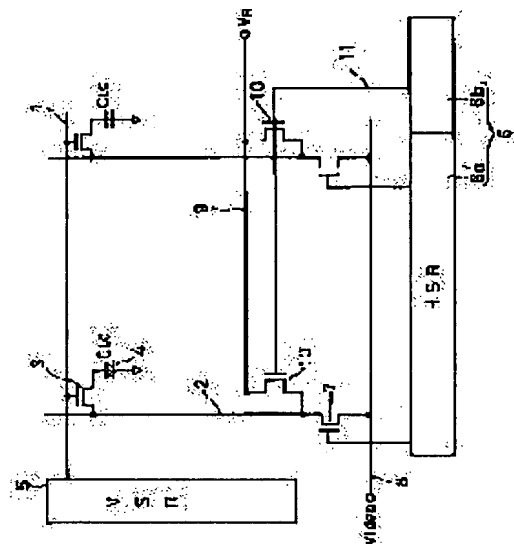
(72)Inventor : KONDO SHIGEKI
SUGAWA SHIGETOSHI

(54) ACTIVE MATRIX TYPE LIQUID CRYSTAL DISPLAY DEVICE AND ITS DRIVING METHOD

(57)Abstract:

PURPOSE: To improve display characteristics by suppressing the influence of variation in the voltage of a display signal line on pixels.

CONSTITUTION: A reset signal line 9 is connected to each display signal line 2 through a transistor (TR) 10, whose gate electrode is connected to a dummy output line 11 provided to a horizontal shift register 6 is connected; after a video signal is transferred to the respective display signal lines 2, the gate of the TR is turned on by a sampling signal outputted from the dummy output line 11 to reset the potentials of the display signal lines 2.



LEGAL STATUS

[Date of request for examination] 11.11.1999

[Date of sending the examiner's decision of rejection] 11.09.2001

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection] 2001-17756

[Date of requesting appeal against examiner's decision of 04.10.2001 rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(11)特許出願公開番号

特開平6-202076

(43)公開日 平成6年(1994)7月22日

(51)Int.Cl. ⁵	識別記号	庁内整理番号	F I	技術表示箇所
G 0 2 F 1/133	5 5 0	9226-2K		
	5 0 5	9226-2K		
1/136	5 0 0	9018-2K		
G 0 9 G 3/36		7319-5G		
		9056-4M	H 0 1 L 29/ 78	3 1 1 A
			審査請求 未請求 請求項の数 2 (全 7 頁)	最終頁に続く

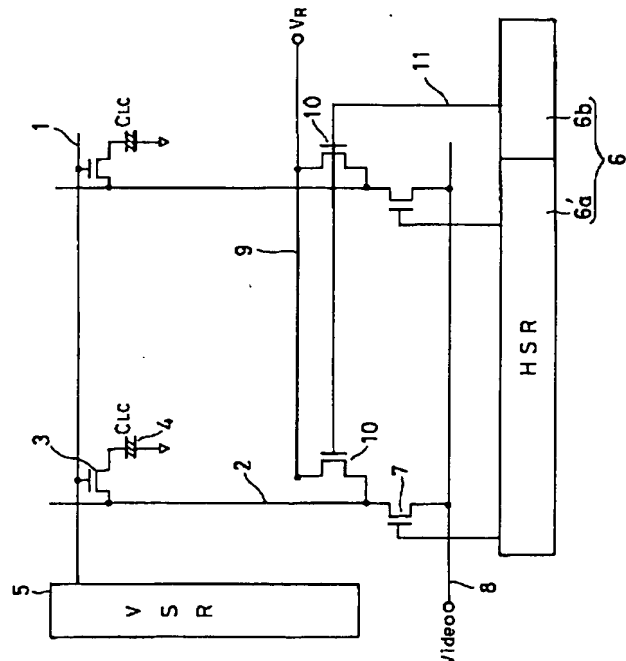
(21)出願番号	特願平4-361009	(71)出願人	000001007 キヤノン株式会社 東京都大田区下丸子3丁目30番2号
(22)出願日	平成4年(1992)12月29日	(72)発明者	近藤 茂樹 東京都大田区下丸子3丁目30番2号 キヤ ノン株式会社内
		(72)発明者	須川 成利 東京都大田区下丸子3丁目30番2号 キヤ ノン株式会社内
		(74)代理人	弁理士 豊田 善雄 (外1名)

(54)【発明の名称】 アクティブマトリクス型液晶表示装置及びその駆動方法

(57) 【要約】

【目的】 表示信号線の電圧変化による画素への影響を抑えて表示特性を向上させる。

【構成】 各表示信号線にトランジスタを介してリセット信号線を接続し、該トランジスタのゲート電極を水平シフトレジスタに設けたダミー出力線に接続し、各表示信号線に映像信号がそれぞれ転送された後、ダミー出力線より出力されたサンプリング信号により上記トランジスタのゲートをオンし、表示信号線の電位をリセットする。



【特許請求の範囲】

【請求項1】 各画素毎のスイッチング素子に薄膜トランジスタを用いたアクティブマトリクス型液晶表示装置であって、表示信号線がトランジスタを介してリセット信号線に接続され、映像信号のサンプリングを行なう水平シフトレジスタが表示信号線以外に上記サンプリング信号を出力するダミー出力線を有し、該ダミー出力線に出力されたサンプリング信号により上記リセット信号線に接続されたトランジスタがオンされることを特徴とするアクティブマトリクス型液晶表示装置。

【請求項2】 各画素毎のスイッチング素子に薄膜トランジスタを用いたアクティブマトリクス型液晶表示装置の駆動方法であって、一水平走査期間の走査期間に水平シフトレジスタにより順次映像信号のサンプリングを行なって映像信号を表示信号線に転送し、続くブランキング期間に、水平シフトレジスタに設けたダミー出力線にサンプリング信号を出力してリセット信号線に接続されたトランジスタをオンし、全表示信号線にリセット信号を入力して電位を一定値に保持することを特徴とするアクティブマトリクス型液晶表示装置の駆動方法。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は、複数の画素を縦横に配列し、各画素毎にスイッチング素子を配してアクティブマトリクス駆動する液晶表示装置に関する発明である。

【0002】

【従来の技術】近年高精細な画像表示を目的とし、膨大な数の画素を高周波数で駆動する手段としてアクティブマトリクス型の駆動方法が知られている。この方式は、各画素毎にスイッチング素子、例えばトランジスタを配し、ドレイン電極を各画素の画素電極に接続し、各列毎にソース電極を、各行毎にゲート電極を共通に接続し、1走査線ずつ選択して順次ゲート電極をオンし、同時に各表示信号線に映像信号を入力し、選択された走査線に接続されたトランジスタを介して画素電極に映像信号を入力して表示を行なう方式である。

【0003】図3に従来のアクティブマトリクス型の液晶表示装置の回路図を示す。図中1は走査信号線、2は表示信号線、3は画素のスイッチングを行なう薄膜トランジスタ（以下「TFT」と記す）、4は液晶、5は垂直シフトレジスタ、6'は水平シフトレジスタ、7はTFT、8は映像信号線である。

【0004】図3の回路において、表示信号線2に接続されたTFT7のゲート電極が順次水平シフトレジスタ6'でオンされ、映像信号線8を通じて送られる映像信号が順次各表示信号線2を介して各画素に転送される。一方垂直シフトレジスタ5は1走査期間に1走査信号線1を選択して該走査信号線1に接続されたTFT3のゲート線をオンし、転送されてきた映像信号を画素電極に入力され、次の信号が入力されるまで、各液晶セルに液

晶容量 C_{LC} として保持される。この1水平走査を順次走査線毎に行ない、1画面の表示を行なう。

【0005】

【発明が解決しようとする課題】液晶容量として保持された電圧は、各液晶セルに映像信号 $V_{LC}(t)$ を転送する表示信号線2の電圧変化により変動するという問題が有った。各画素電極と表示信号線2との間の寄生容量を C_{DS} 、表示信号線2の電圧変化（映像信号電圧）を ΔV_S とすると、液晶電圧の変動 ΔV_{LC} は次式で表わされる。

【0006】

【数1】

$$\Delta V_{LC} = \frac{C_{DS}}{C_{DS} + C_{LC}} \cdot \Delta V_S$$

上記電圧変化 ΔV_{LC} は、ある画素に着目すると、その画素に信号電圧が印加さえ、液晶セルにある電荷が充電されたとしても、同一の表示信号線により映像信号が他の走査信号線に接続された画素に転送されると、上述の数1式に従ってその画素の信号電荷が変化することになる。TN型液晶は実効駆動電圧で、強誘電性液晶は閾値電圧により、それぞれ透過状態が決定する。従って、上記の様な画素の電荷の変動は、所望の液晶の透過状態を得られないことになる。

【0007】上記TN液晶を用いた場合について更に説明する。例えば、1フレーム毎にその信号電圧の極性を変えて信号を印加する場合であるが、（液晶にDC成分の印加されるのを防止する）液晶自身は、AC電圧成分に対応して動作するのである。従って、実効電圧 V_{rms} は、2フレーム分の時間を t_F 、液晶に転送される信号電圧を $V_{LC}(t)$ とすると、

【0008】

【数2】

$$V_{rms} = \frac{1}{t_F} \int_0^{t_F} (V_{LC}(t) - V_{com})^2 dt$$

で表される。

【0009】しかしながら、あるラインの画素映像信号は、上述数1式により、 ΔV_{LC2} だけ信号レベルが変化し、その結果、上記数2式で示した実効電圧 V_{rms} が変化し、もはや黒レベルを維持できなくなる。すなわち上記数2式は、

【0010】

【数3】

$$V_{rms} = \frac{1}{t_F} \int_0^{t_F} (V_{LC}(t) - \Delta V_{LC2} - V_{com})^2 dt$$

のように変化してしまい、実効電圧が変化する。

【0011】いずれにしても、その結果、本来のレベルを表示していなければいけないあるラインの表示レベル

は、上記数1式に従う電圧変化により別の信号レベルまで徐々に変化し、もはや、本来のレベルを維持できなくなってしまう。

【0012】また、このような電圧変化は、一般のテレビ映像信号の様にその信号レベルがリニアに変化する場合には更に複雑になる。しかも、変動する方向が、表示信号が入力された画素の信号レベルに近づく方向であることから、画素間、或いは走査信号線間の映像ににじみが発生し、映像の境界が不明瞭になってくる。このにじみは、画面上では、縦縞のスミアとして現れ、画質を著しく損ねる結果となる。

【0013】更に、画素サイズが小さくなり表示装置が高精細になる程、その電圧変化が無視できなくなる。これは画素サイズが小さくなることにより、表示信号線と各画素電極間の寄生容量 C_{DS} が液晶容量 C_{LC} の減少分ほど小さくならないために、液晶容量 C_{LC} が小さくなった分、寄生容量 C_{DS} の影響が大きくなるためである。

【0014】上記の様な電圧変化 ΔV_{LC} を0にするには、 C_{DS} を0にすることが先ず考えられるが、基本的に図3に示した様な回路構成においては0にすることは不可能である。次に、表示信号線の電圧変化そのものを小さくすることが考えられるが、そのためには、全容量に対する表示信号線の寄生容量 C_S の割合を小さくすることが必要である。しかしながら、表示信号線の寄生容量そのものは、配線の幅を狭くすることである程度小さくなるものの、液晶側の容量 C_{DS} 、 C_{LC} に比べるとはるかに大きい。また、 C_{DS} も画素部の構成や大きさが決まればある程度決定されるので、この容量を大きくすることも不可能である。

【0015】そこでさらに、液晶容量 C_{LC} を大きくする方向が考えられる。このために、現存のTN型液晶セル構成に見られる様に液晶容量 C_{LC} と並列に C_{LC} に比べ容量の大きな補助容量を形成することが考えられる。しかしながら、上記したように、液晶容量 C_{LC} と寄生容量 C_S の差が大き過ぎるために、その影響を無くすためには、同程度或いはそれ以上の補助容量を付加する必要があり、画素部への表示信号転送の負荷が増大することになる。画素数が増加し、1走査信号線当たりにかかる時間が短くなると、いたずらに負荷容量を大きく形成することはできなくなる。

【0016】即ち、今後、急速に普及すると考えられるハイビジョン用ディスプレイの様に、高精細且つ高速の駆動が要求されるものについて、前記電圧変化 ΔV_{LC} の問題がますます顕著に現れてくるものと考えられる。

【0017】更に言えば、表示部の画素数を、垂直走査線450本×水平走査線（表示信号線）600本とした場合、この水平画素数を持った表示パネルをNTSC信号で走査した場合、1水平画素（実際には各表示信号線に寄生する寄生容量）への充電にかけられる時間は、約

90[nsec.]しかない。この時間内に映像入力信号電荷を表示信号線寄生容量に蓄積する必要がある。蓄積すべき信号電荷は、パネルとしての表示性能、とりわけ、階調数をどの程度要求されるかによって決まってくる。すなわち、表示すべき階調数の1階調分に相当する信号電圧以上の信号電圧の転送とりこぼしがあると、そのパネルの階調特性はもはや維持できなくなる。今後液晶表示パネルの分野においても、ますます高階調性が要求されてくるものと思われる。液晶の駆動電圧振幅自体は、大きく変化しないと思われるので、その場合、1階調を識別するための信号電圧は、ますます小さくなる。例えば、液晶の駆動電圧振幅を±5[V]とした場合、その液晶の電圧-透過率曲線の変化を考慮した場合、表示階調数を64階調程度実現するためには、20～30[mV]前後の信号電圧の差を読み取らなければならない。

【0018】例えば、スイッチングするトランジスタを全てP型MOSのみで構成した場合について考える。入力される信号の振幅は、3～13[V]である。この場合、液晶セルの対向電極の電位は、ほぼ8[V]に設定した。信号を転送するスイッチングトランジスタを駆動するゲートパルスの駆動振幅は、0～15[V]とした。

【0019】ここで、表示信号線寄生容量のリセット電圧を、3[V]、及び8[V]に設定したところ、図4に示したように、特に、入力信号が小さい場合、リセット電圧によって表示信号線寄生容量への充電率に差が生じた。これは先述したように、リセット電圧の違いにより、表示信号線寄生容量側が、トランジスタのドレインとして作用するか、ソースとして作用するかによると考えられる。

【0020】以上の検討の結果、本発明者等は、高画質、高階調の液晶表示パネルを実現するための手段として、本発明を得るに至ったのである。本発明の目的は、上記従来技術の問題点に鑑み、表示信号線の電圧変化の影響による表示特性の低下を防止し、高精細で且つ高速駆動を実現する表示装置、及びその駆動方法を提供することにある。

【0021】

【課題を解決するための手段】本発明の第1は、各画素毎のスイッチング素子に薄膜トランジスタを用いたアクティブマトリクス型液晶表示装置であって、表示信号線がトランジスタを介してリセット信号線に接続され、映像信号のサンプリングを行なう水平シフトレジスタが表示信号線以外に上記サンプリング信号を出力するダミー出力線を有し、該ダミー出力線に出力されたサンプリング信号により上記リセット信号線に接続されたトランジスタがオンされることを特徴とするアクティブマトリクス型液晶表示装置である。

【0022】また本発明の第2は、上記液晶表示装置の

駆動方法であって、一水平走査期間の走査期間に水平シフトレジスタにより順次映像信号のサンプリングを行なって映像信号を表示信号線に転送し、続くブランキング期間に、水平シフトレジスタに設けたダミー出力線にサンプリング信号を出力してリセット信号線に接続されたトランジスタをオンし、全表示信号線にリセット信号を入力して電位を一定値に保持することを特徴とするアクティブマトリクス型液晶表示装置の駆動方法である。

【0023】

【作用】本発明の構成によると、ブランキング期間を利用して表示信号線を可能な限り一定電位に保持する（リセット）ことにより、上記した電圧変化による変動を抑える、或いは影響の程度を一定にすることで目立たなくすることができる。また、本発明の構成において、表示信号線のリセット電位を最適化することで、映像入力信号の画素容量への転送能力を、トランジスタ等を著しく大きくする等の特別な工夫をすることなく向上させることができ、表示階調性能を向上させることができる。また、本発明の液晶表示装置において、この表示信号線をリセットする手段として、従来の映像信号のサンプリングを行っていた水平シフトレジスタに、余分にダミー出力線を設け、全く同じ出力を行ない、表示信号線に接続されたトランジスタの代わりに、リセット信号線に接続されたトランジスタをオンし、リセット信号を表示信号線に転送する。従って、回路の構成上、リセット信号線の配線と、トランジスタ、及び水平シフトレジスタにダミー出力線を余分に構成するだけで良く、製造上の大きな設計変更や、歩留の低下などの心配がない。

【0024】

【実施例】図1に本発明の液晶表示装置の一実施態様の回路図、及び図2にそのタイミングチャートを示す。

【0025】図中、1は走査信号線、2は表示信号線、3はTFT、4は液晶、5は垂直シフトレジスタ、6は水平シフトレジスタで6aは映像信号用シフトレジスタ、6bはリセット用シフトレジスタ、7及び10はTFT、8は映像信号線、9はリセット信号線、11はダミー出力線である。

【0026】本発明の特徴は、各表示信号線2がTFT 10を介してリセット信号線9に接続され、しかも上記TFT 10のゲート電極は共通に接続されて水平シフトレジスタ6のリセット用シフトレジスタ6bに設けたダミー出力線11に接続されている構成にある。

【0027】本実施例において、1水平走査期間の内の走査期間に、映像信号線8を通じて送られた映像信号が水平シフトレジスタ6により順次サンプリングされ（TFT 7が順次オンされて）、各表示信号線2に映像信号が点順次方式で転送されるところまでは、従来の液晶表示装置と同じである。

【0028】次に本実施例においては、残りのブランキング期間を利用して、水平シフトレジスタ6が上記映像

信号のサンプリングを行なう映像用シフトレジスタ6aの他に全く同じ構成で、映像信号のサンプリングと同じ作動をするリセット用シフトレジスタを有し、そのダミー出力線を通じてリセット信号線9と各表示信号線2の間に介在するTFT 10を全てオンし、リセット信号 V_R を表示信号線2に転送して電位を一定に保持する。

【0029】図2に示したタイミングチャートからも明らかな様に、水平シフトレジスタからの出力は均一である。図2ではダミー出力線は3本示してあるが、少なくとも1本あればリセットを行なうことができる。また、水平シフトレジスタは便宜上、映像用6aとリセット用6bとに区別しているが、構成及び作動状態は全く同じであり、出力線に順次サンプリング信号が出力されてゆくため、複数のサンプリングが同期する、即ち映像信号のサンプリングとリセット信号のサンプリングが同時行なわれて誤表示する心配が全く無い。言い換えば、映像用シフトレジスタ6aとリセット用シフトレジスタ6bとのタイミングをはかる必要が無い。

（実施例1）本発明の一実施例として、画素数 460×600 （R+G+B）の液晶パネルを作成し、NTSC映像信号を用い映像表示を行った。

【0030】リセット電圧を8[V]として実際にアクティブマトリクス液晶表示素子を駆動したところ、縦方向の画像のスミアは全く観察されなかった。ちなみに、この時の液晶素子の駆動条件は、駆動電圧 $3 \sim 13$

[V]、液晶セルの対向電極電位を8[V]、1フレーム毎に信号電圧の極性を反転させるフレーム反転駆動方法をとった。また、映像入力信号は、上記数式に基づき、あらかじめ補正をかけて入力した。

（実施例2）本発明の第2の実施例として、画素数 460×600 （R+G+B）の液晶パネルを作成し、NTSC映像信号を用い映像表示を行った。

【0031】リセット電圧を8[V]として実際にアクティブマトリクス液晶表示素子を駆動したところ、縦方向の画像のスミアは全く観察されなかった。ちなみに、この時の液晶素子の駆動条件は、駆動電圧 $\pm 8 \sim 0$

[V]、液晶セルの対向電極電位を0[V]、1フレーム及び1水平走査期間毎に信号電圧の極性を反転させるフレーム&1H反転駆動方法をとった。また、映像入力信号は、上記数式3式に基づく補正は特にかけていなかったが、駆動電圧の振幅が大きくなる他は、実施例1と大きな差は認められなかった。

（実施例3）本発明の第3の実施例として、画素数 460×600 （R+G+B）の液晶パネルを作成し、NTSC映像信号を用い映像表示を行った。

【0032】リセット電圧を6[V]として実際にアクティブマトリクス液晶表示素子を駆動したところ、縦方向の画像のスミアは全く観察されなかった。ちなみに、この時の液晶素子の駆動条件は、駆動電圧 $\pm 8 \sim 0$

[V]、液晶セルの対向電極電位を0[V]、1フレ

ム及び1水平走査期間毎に信号電圧の極性を反転させるフレーム&1H反転駆動方法をとった。また、映像入力信号は、上記数3式に基づく補正は特にかけていなかったが、駆動電圧の振幅が大きくなる他は、実施例1と大きな差は認められなかった。

【0033】また、特に液晶材料として、TN(Twisted Nematic)液晶を用いた場合は、その駆動方法は、中心電圧に対して、正負の信号を入力するいわゆる交流駆動をするが、その場合、正負の信号のバランスが崩れたままに表示を続けると、液晶分子にDC成分が印加されることになり、液晶中の不純物イオンの再配列による液晶分子の焼きつきが徐々に生じ、フリッカが目立ち始め、最後に完全に動作しなくなってしまう現象が生じるそこで、本実施例において、リセット電圧を6[V]とした理由は、映像入力信号に上記数3式に基づいた補正をかけていないため、どうしてもDC成分を除去することができないため、そのDC成分をキャンセルするために実際に液晶セルにかかる実効電圧を計算し、DC成分を極小にする電圧として設定した。

(実施例4)映像信号を各表示信号線寄生容量及び画素容量に転送するトランジスタのサイズは $W/L=50/2[\mu m]$ (W;ゲート幅、L;ゲート長)、チャネルタイプ、P型MOSである。

【0034】本実施例では、トランジスタを形成する活性層として、絶縁層上の単結晶シリコン層(SOI層)を用いた。このような基板の製法としては、ガラス基板上に堆積した非晶質シリコンや多結晶シリコン膜をエネルギービームにより再結晶化したものや、絶縁膜上に単結晶シリコンウェハーを貼りあわせた基板などを用いることができる。特に後者は、良質の単結晶SOI層を得る手段として有効であり、本実施例においても、この方法で作成した基板を用いた。

【0035】入力するビデオ信号振幅は、3~13[V]、液晶の対向電極の電圧は、8[V]、スイッチングトランジスタを駆動するためのシフトレジスタの駆動電圧振幅は0~15[V]とした。

【0036】また、表示信号線のリセット電圧は3[V]に設定した。

【0037】また、液晶の表示は、ノーマリーホワイト(入力信号がないスタンバイ状態で白表示)表示とした。

【0038】本実施例において作成した液晶表示パネルにおいては、縦縞のスミアは全く観察されなかった。

【0039】また、この結果、特に映像入力信号が低い場合、すなわち、表示としては黒表示に近いところでの階調性が向上し、入力ビデオ信号全体として、60階調の液晶表示パネルが実現できた。

【0040】これは、入力ビデオ信号が低い場合におい

て、表示信号線寄生容量への充電が充分行われたためと考えられる。

【0041】また、特に液晶材料として、TN(Twisted Nematic)液晶を用いた場合は、その駆動方法は、中心電圧に対して、正負の信号を入力するいわゆる交流駆動をするが、その場合、正負の信号のバランスが崩れたままに表示を続けると、液晶分子にDC成分が印加されることになり、液晶中の不純物イオンの再配列による液晶分子の焼きつきが徐々に生じ、フリッカが目立ち始め、最後に完全に動作しなくなってしまう現象が生じる

本実施例による液晶表示パネルにおいては、フリッカが著しく現象し、液晶の焼きつきの無い長寿命のパネルが実現することができた。

【0042】これは、対向電極の中心電圧に対して、特に、負側の(入力信号の低いレベル)の映像入力信号の転送能力が向上し、正負の信号のバランスがよりとれるようになったためであると考えられる。

【0043】

【発明の効果】以上説明した様に、本発明の液晶表示装置及びその駆動方法によると、表示信号線の電圧変化が防止され、その影響が抑制されるために、縦縞のスミア等の表示問題が解決した高品質の画像を提供することができる。従って、ハイビジョン用ディスプレイ等の高精細且つ高速駆動の表示装置等の要望にも応えることができる。

【図面の簡単な説明】

【図1】本発明の一実施例の回路図である。

【図2】図1に示した回路図のタイミングチャートである。

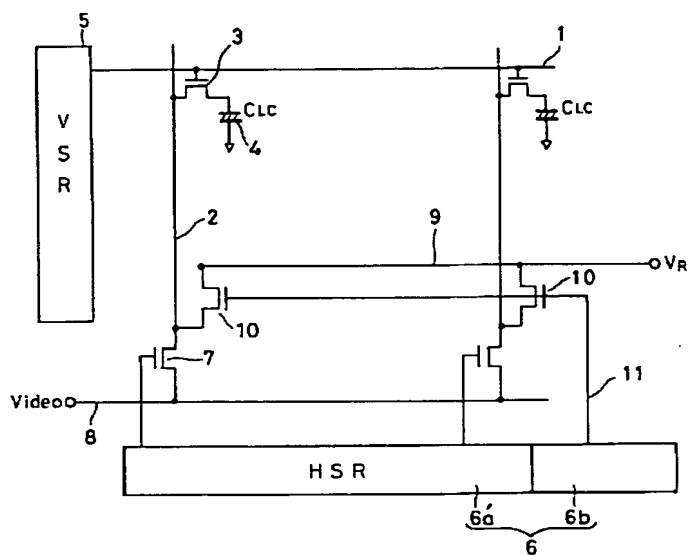
【図3】従来の液晶表示装置の回路図である。

【図4】本発明に係る、リセット電圧と表示信号線寄生容量の充電率との関係を示す図である。

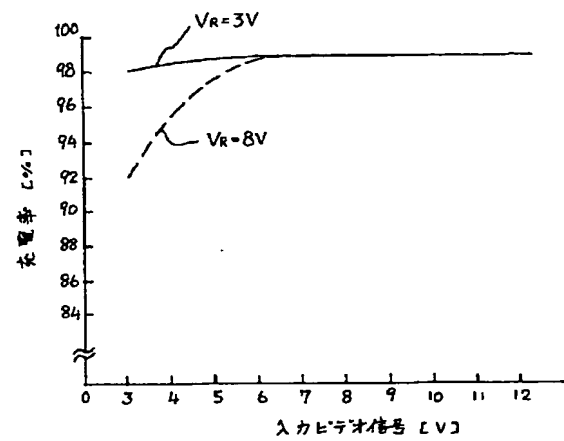
【符号の説明】

- 1 走査信号線
- 2 表示信号線
- 3 TFT
- 4 液晶
- 5 垂直シフトレジスタ
- 6 水平シフトレジスタ
- 6a 映像用シフトレジスタ
- 6b リセット用シフトレジスタ
- 7 TFT
- 8 映像信号線
- 9 リセット信号線
- 10 TFT
- 11 ダミー出力線

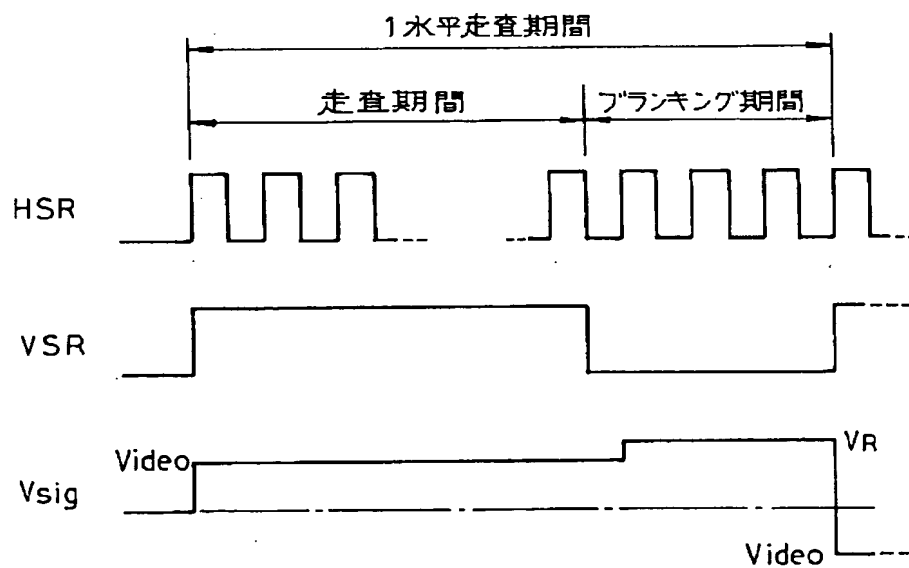
【図 1】



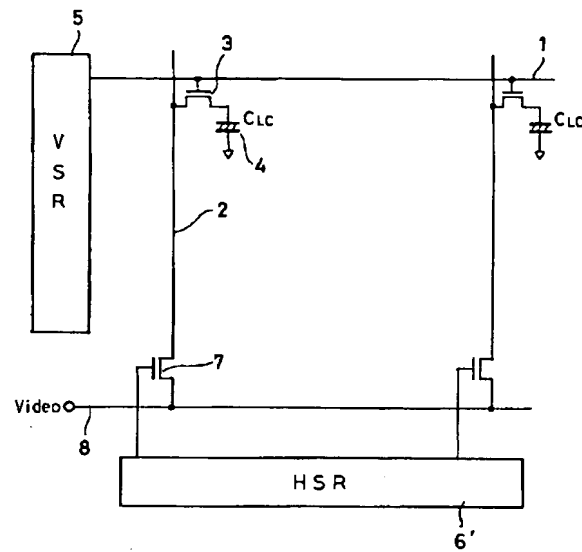
【図 4】



【図 2】



【図3】



フロントページの続き

(51) Int. Cl. 5

H01L 29/784

識別記号

庁内整理番号

F I

技術表示箇所

